

Organizacija i arhitektura računara

von Neumann arhitektura računara

Potrebno predznanje

- Binarni brojevi
- Logička kola (AND, OR, NOT, XOR, ...)
- Flip-flopovi i registri
- Organizacija računara (ALU, memorije, itd.)

Tranzistori

- Tranzistori su prekidački elementi
- Tipovi:
 - - bipolarni (PNP, NPN)
 - - unipolarni (CMOS)
- Pojačavaju struju u normalnom režimu rada
- Mogu ući u zasićenje
- Može doći do proboja

Logička kola

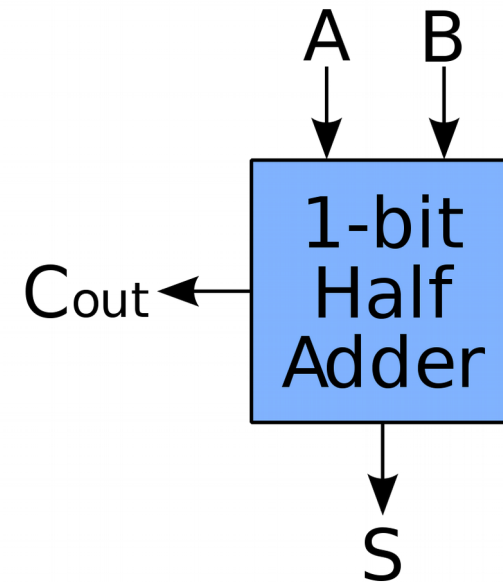
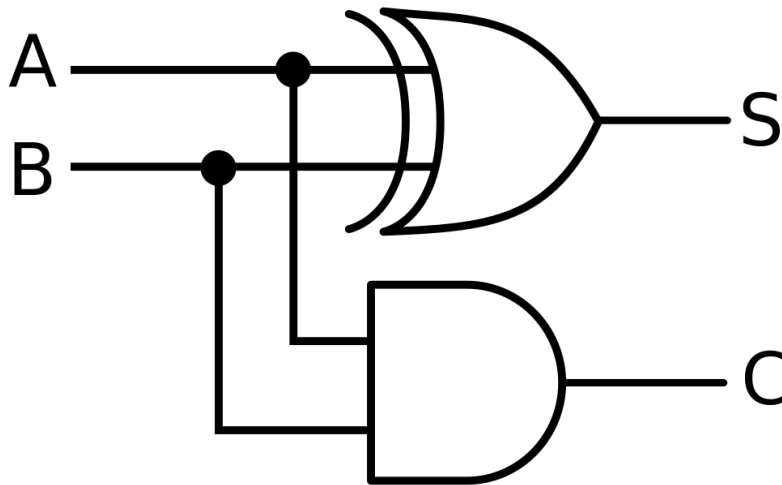
- Formiraju se od tranzistora
- Vršе osnovne funkcije na nivou bita
- Služe za izradu složenih funkcija
- (sabiranja, oduzimanja, množenja, itd.)
- na nivou više bita

Binarni brojevi

- Binarni brojevi se pišu ciframa 0 i 1
- Aritmetičke operacije su analogne dekadnim brojevima
- Napon na provodniku se može prevesti u binarni broj:
 - - definiše se prag
 - - vrednos iznad praga se smatra jedinicom
 - - vrednos ispod praga se smatra nulom

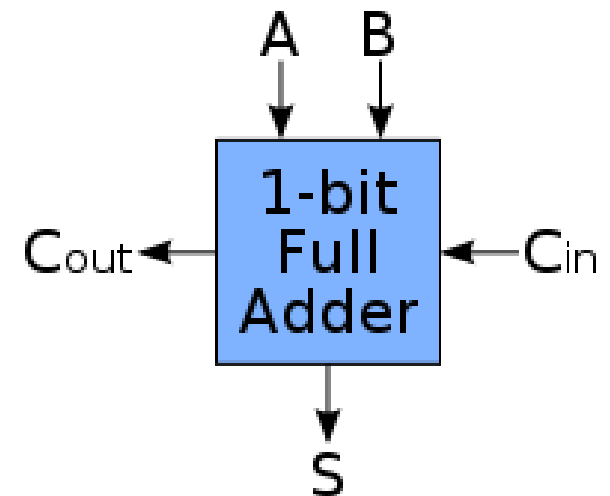
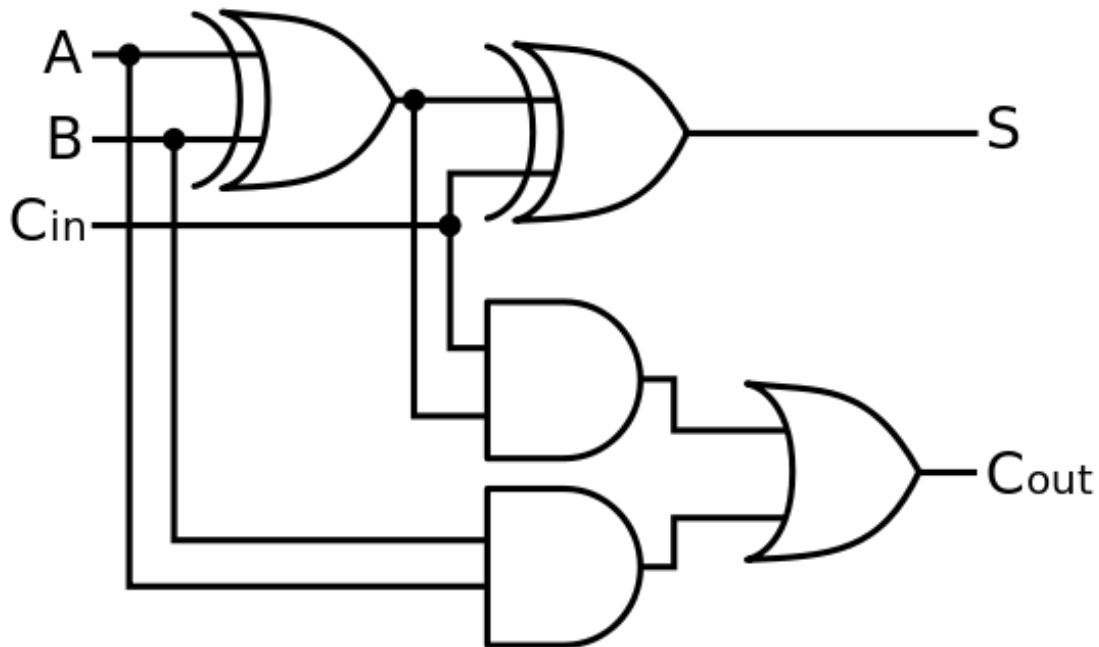
Jednabitni polu-sabirač

- $S = A \text{ XOR } B$
- $C_{out} = A \text{ AND } B$

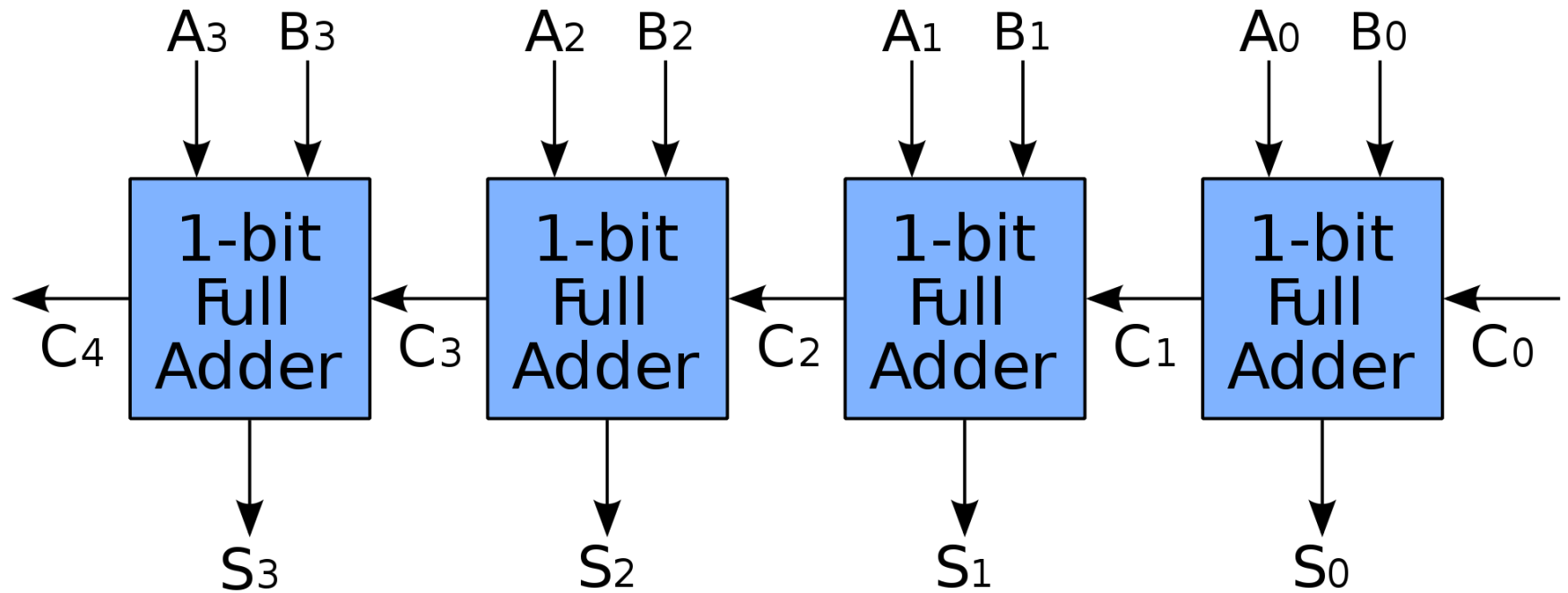


Jednabitni potpuni sabirač

- $S = A \text{ XOR } B \text{ XOR } C_{in}$
- $C_{out} = ((A \text{ XOR } B) \text{ AND } C_{in}) \text{ OR } (A \text{ AND } B)$

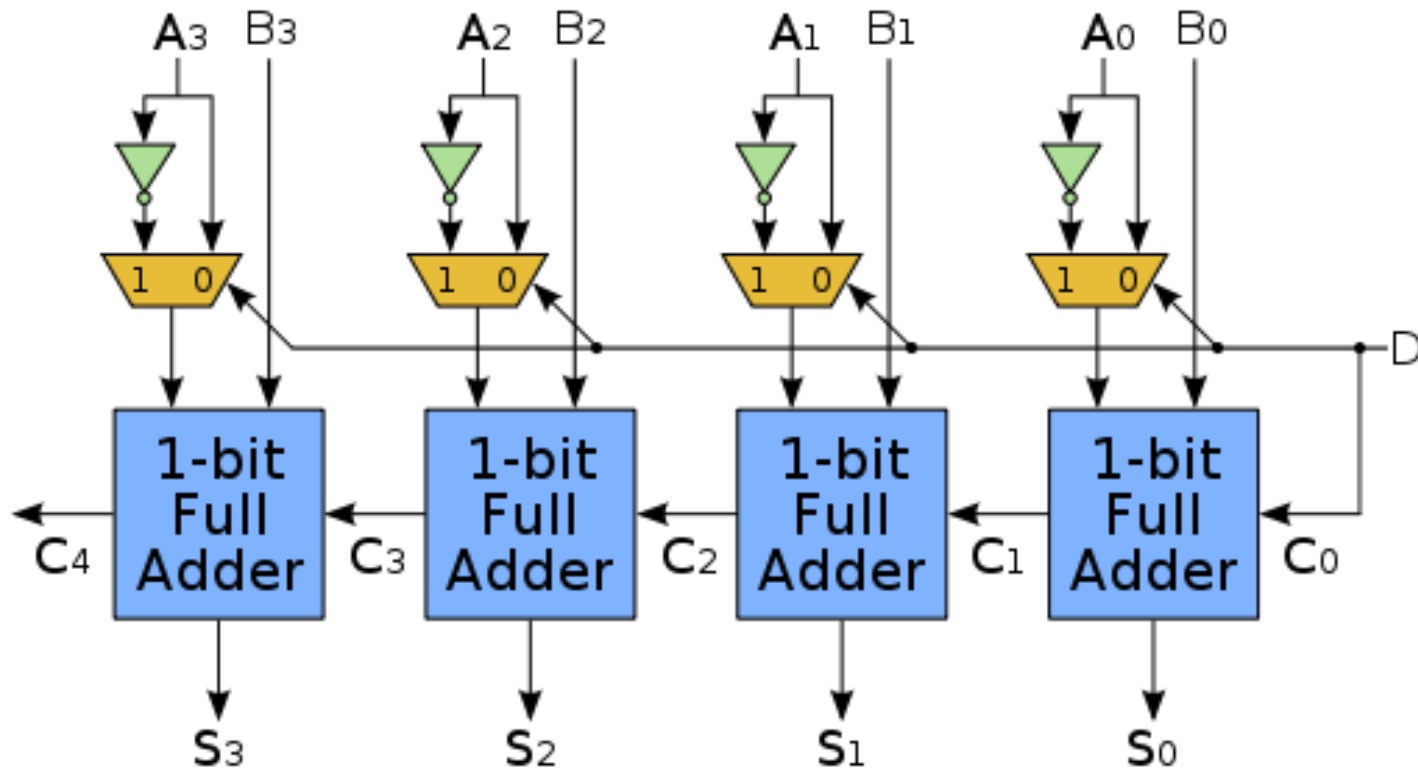


Sabirač

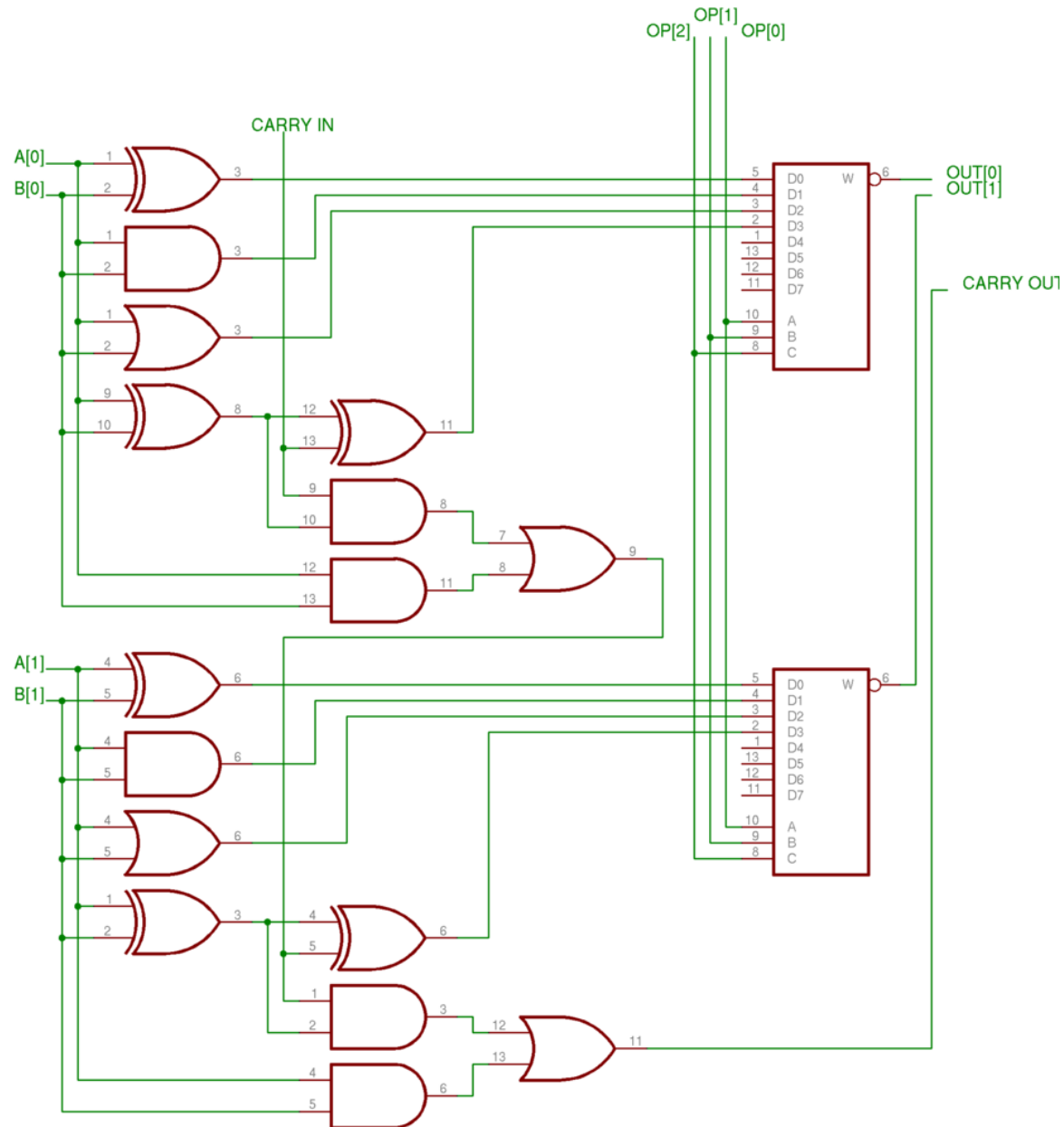


Sabirač i oduzimač

- Oduzimanje se vrši signalom D
 - Dodaje se komplement broja koji treba oduzeti



Podrška za više operacija



Aritmetičko logička jedinica: ALU

Zadužena za:

- - aritmetičke operacije (+, -, *, /, ++,...)
- - logičke operacije (&&, ||)
 - operacije nad bitima (&, |, ^)

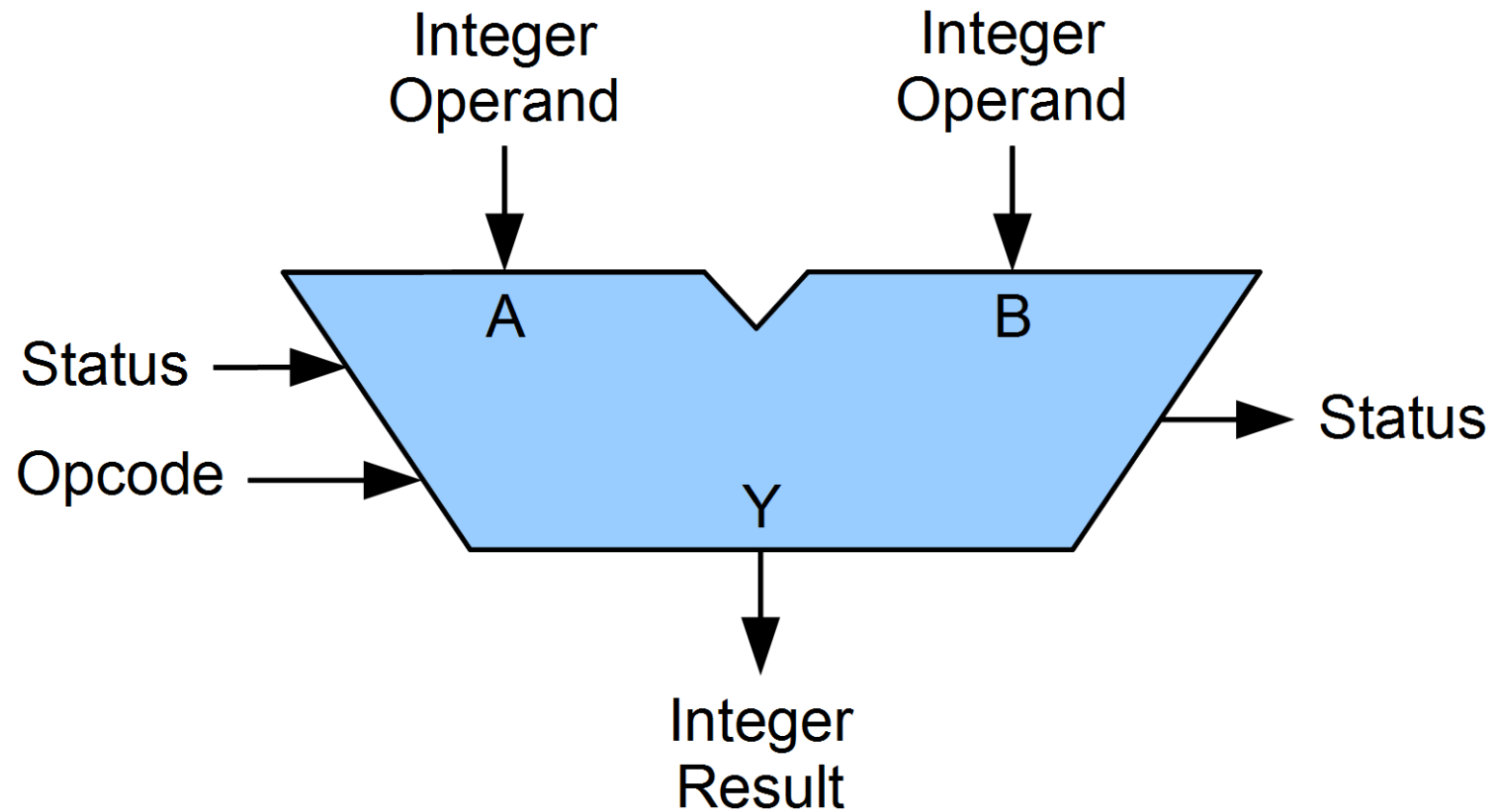
Izgrađena je od registara
(napravljenih od flip-flopova)

i funkcija

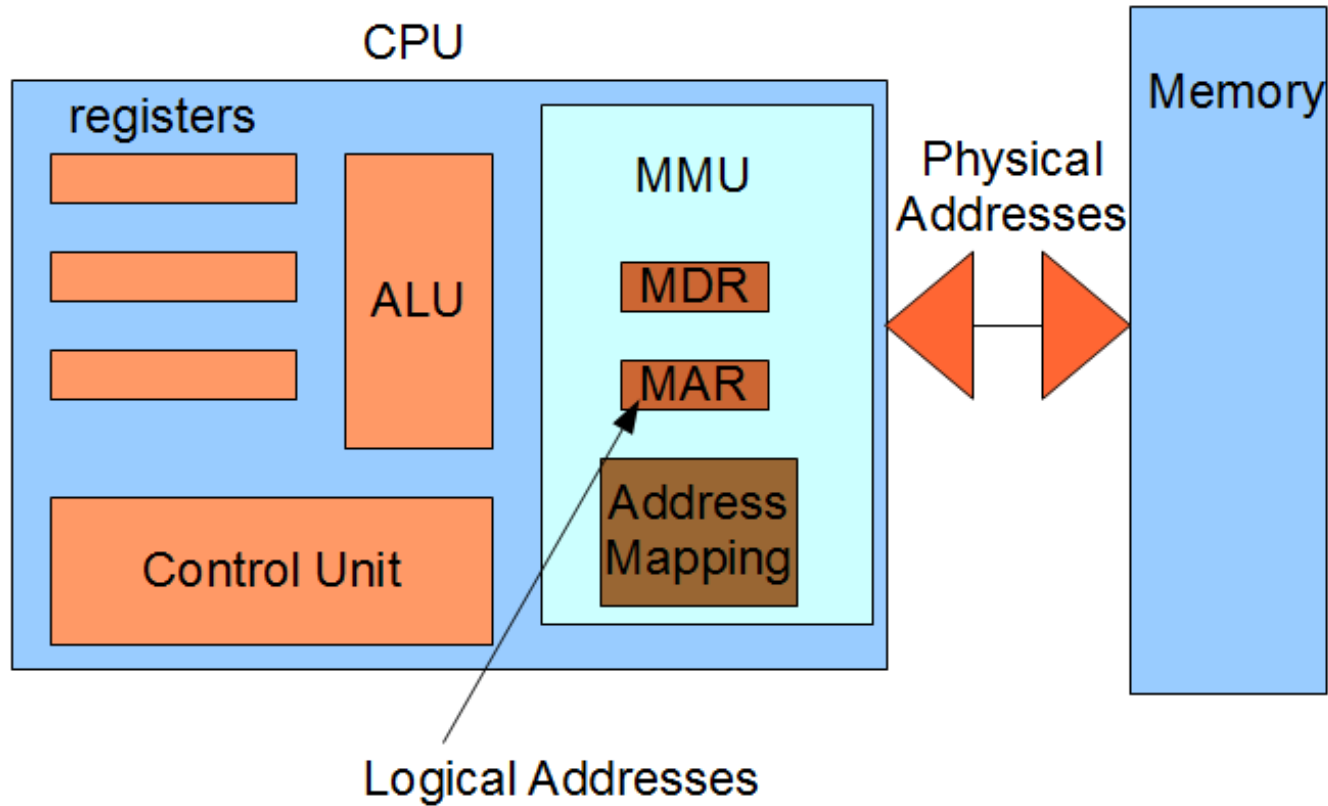
(napravljenih od logičkih kola)

U osnovi svega navedenog se nalaze tranzistori

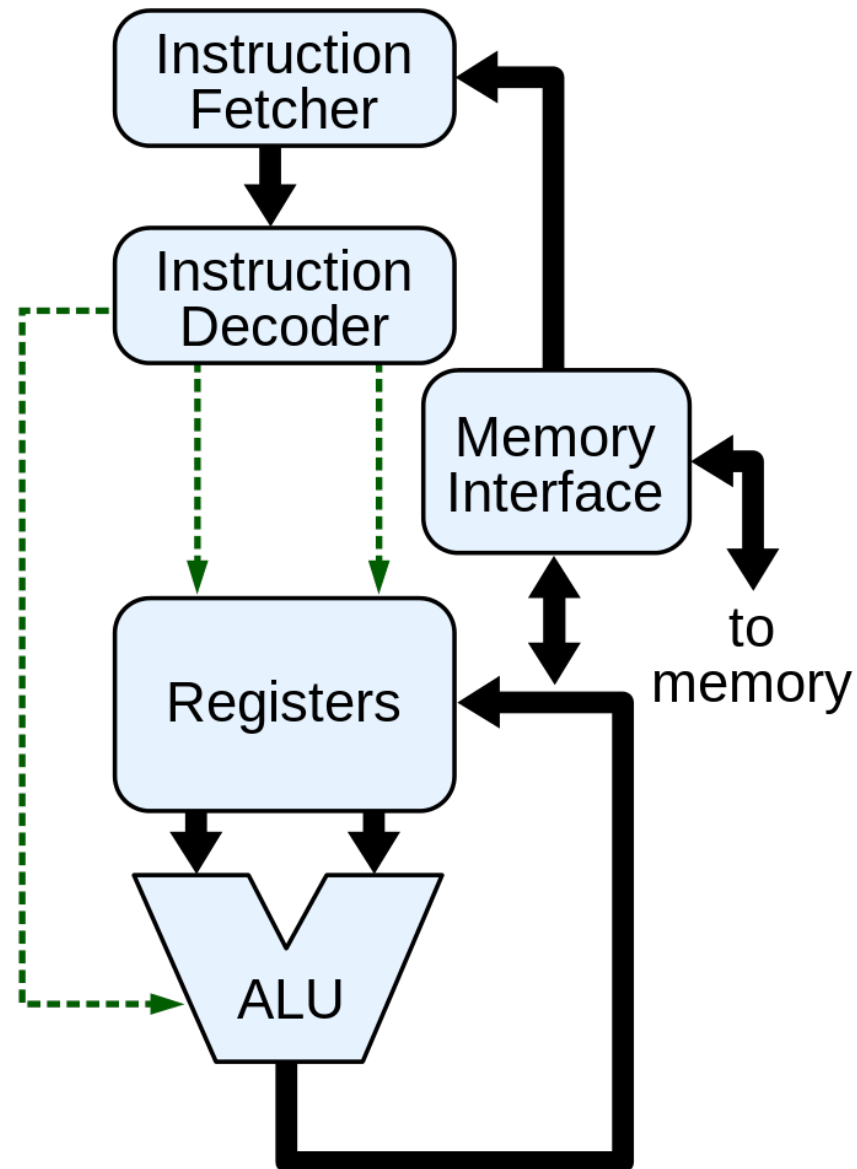
Aritmetičko logička jedinica: ALU



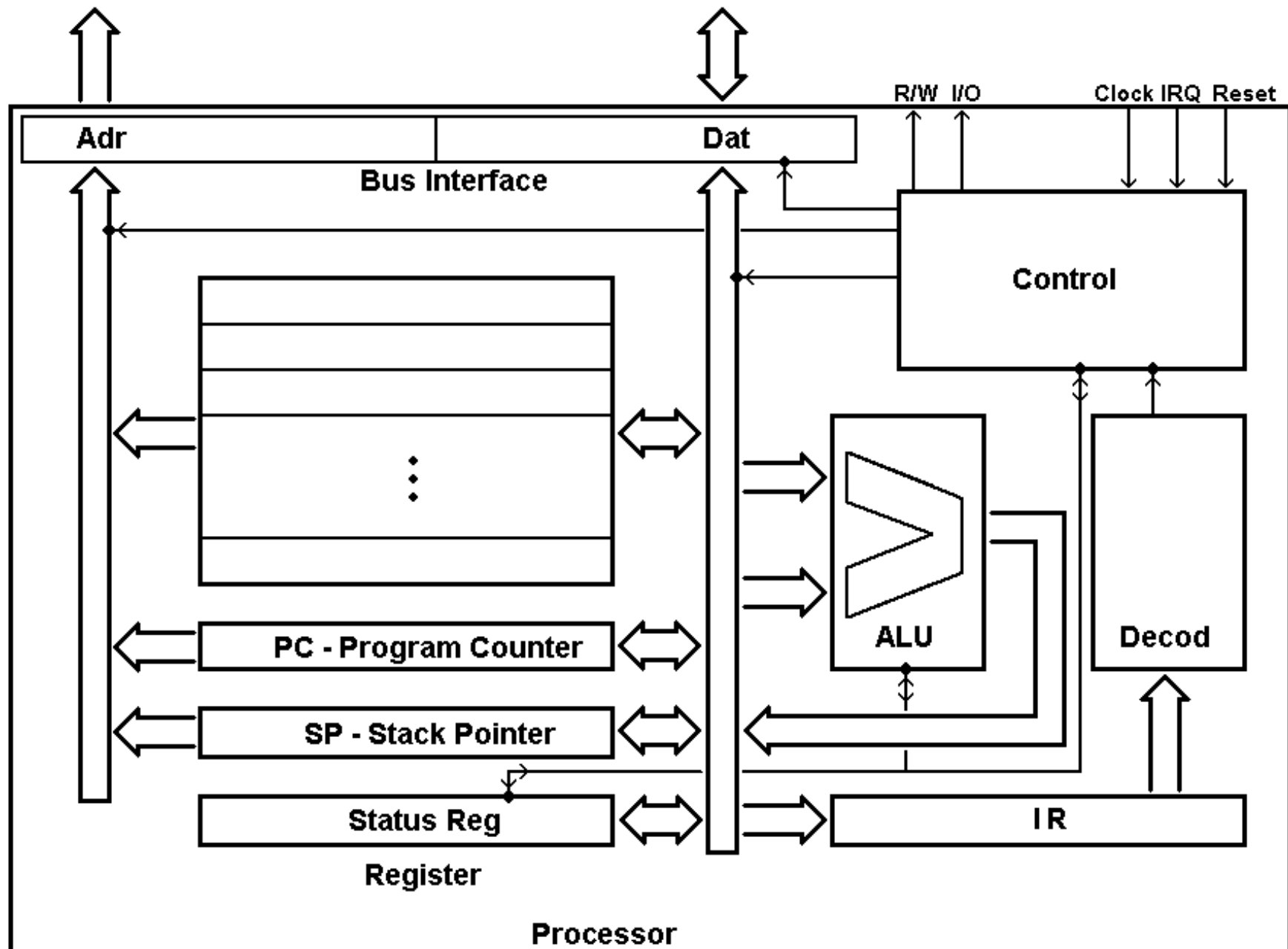
von Neumann architektura računara



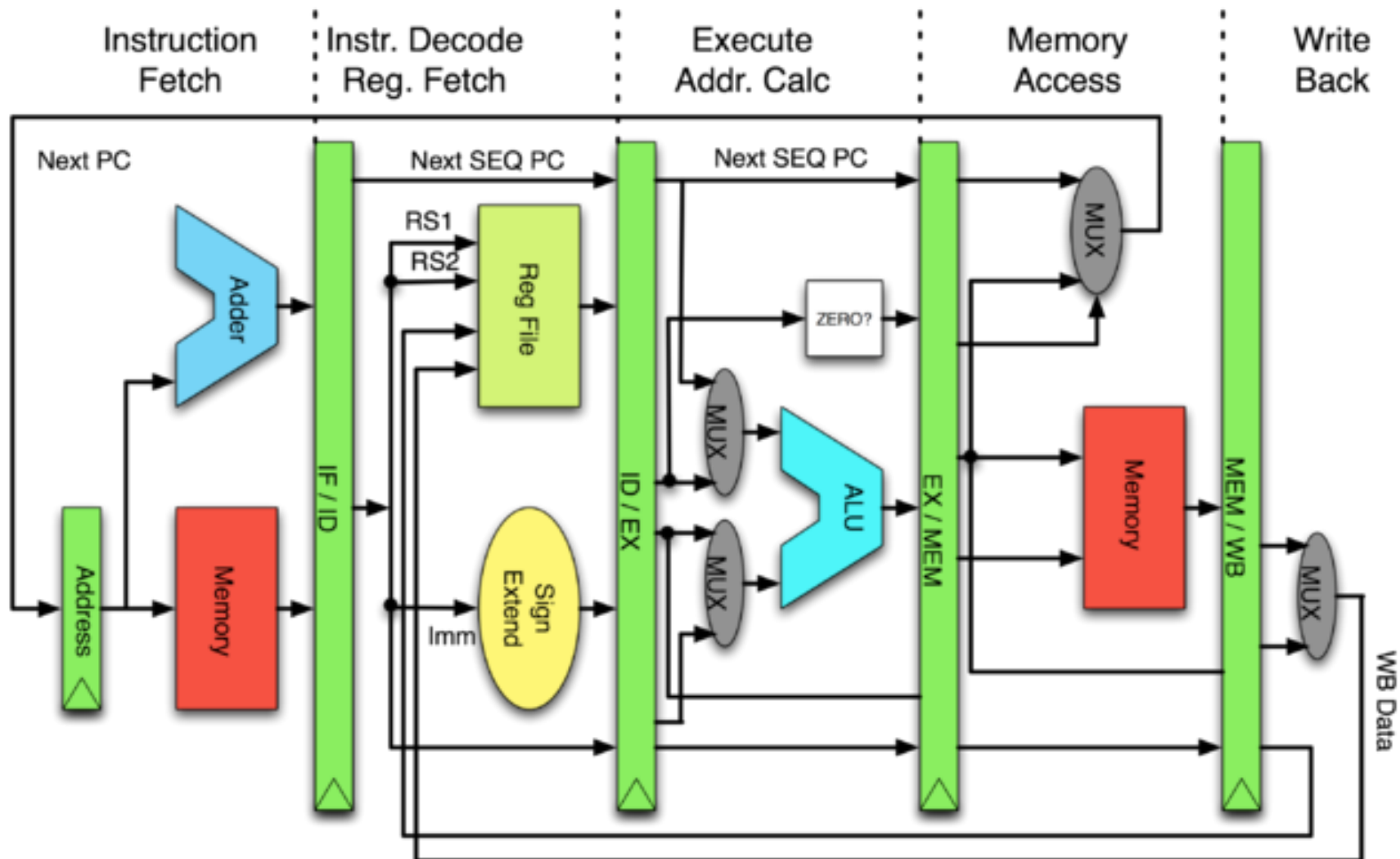
Tok izvršavanja mašinskih instrukcija



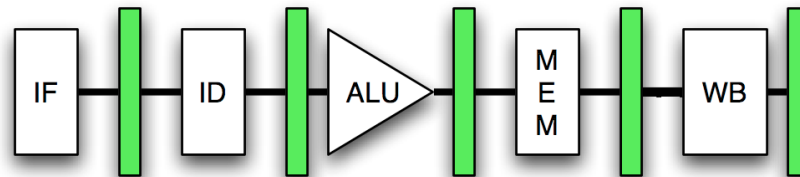
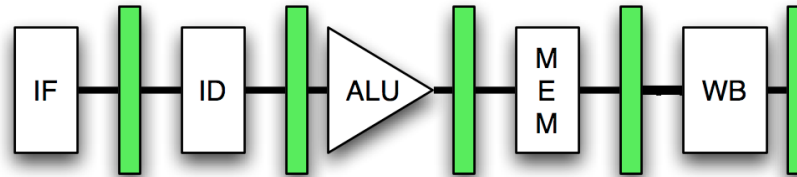
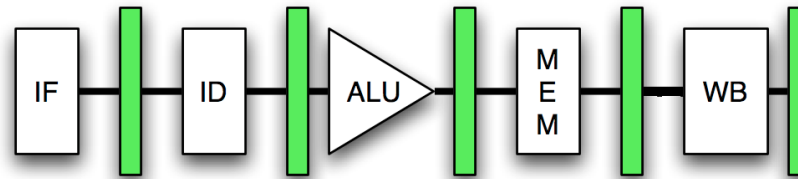
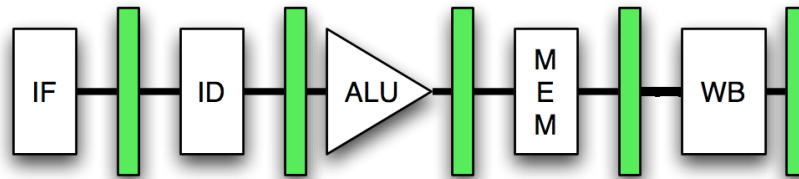
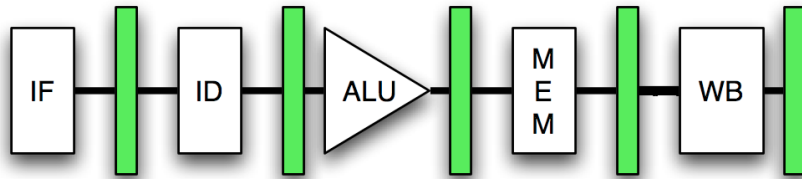
Tok izvršavanja mašinskih instrukcija



Izvršavanje instrukcija von Neumann arhitekture računara

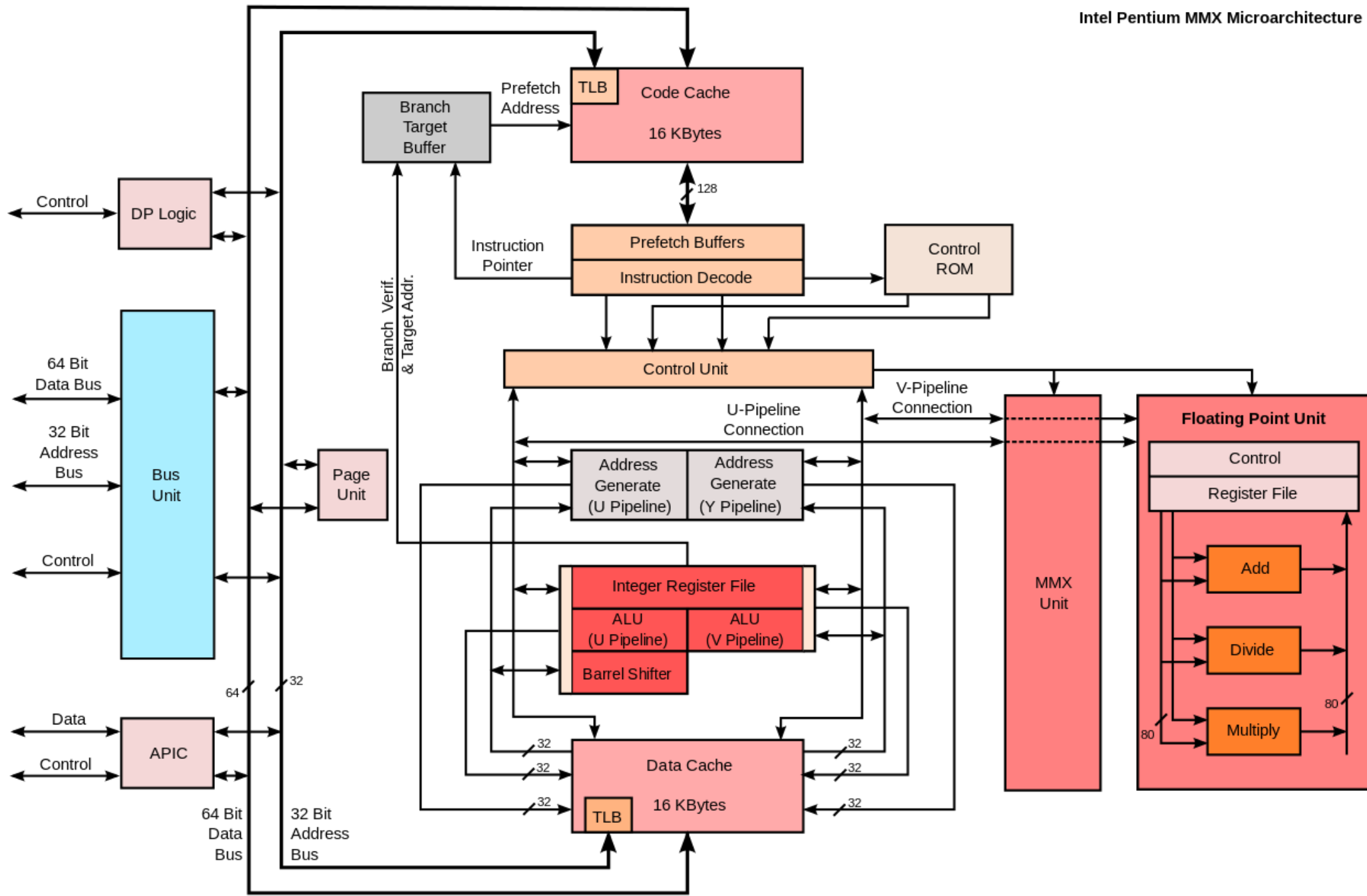


Pipeline

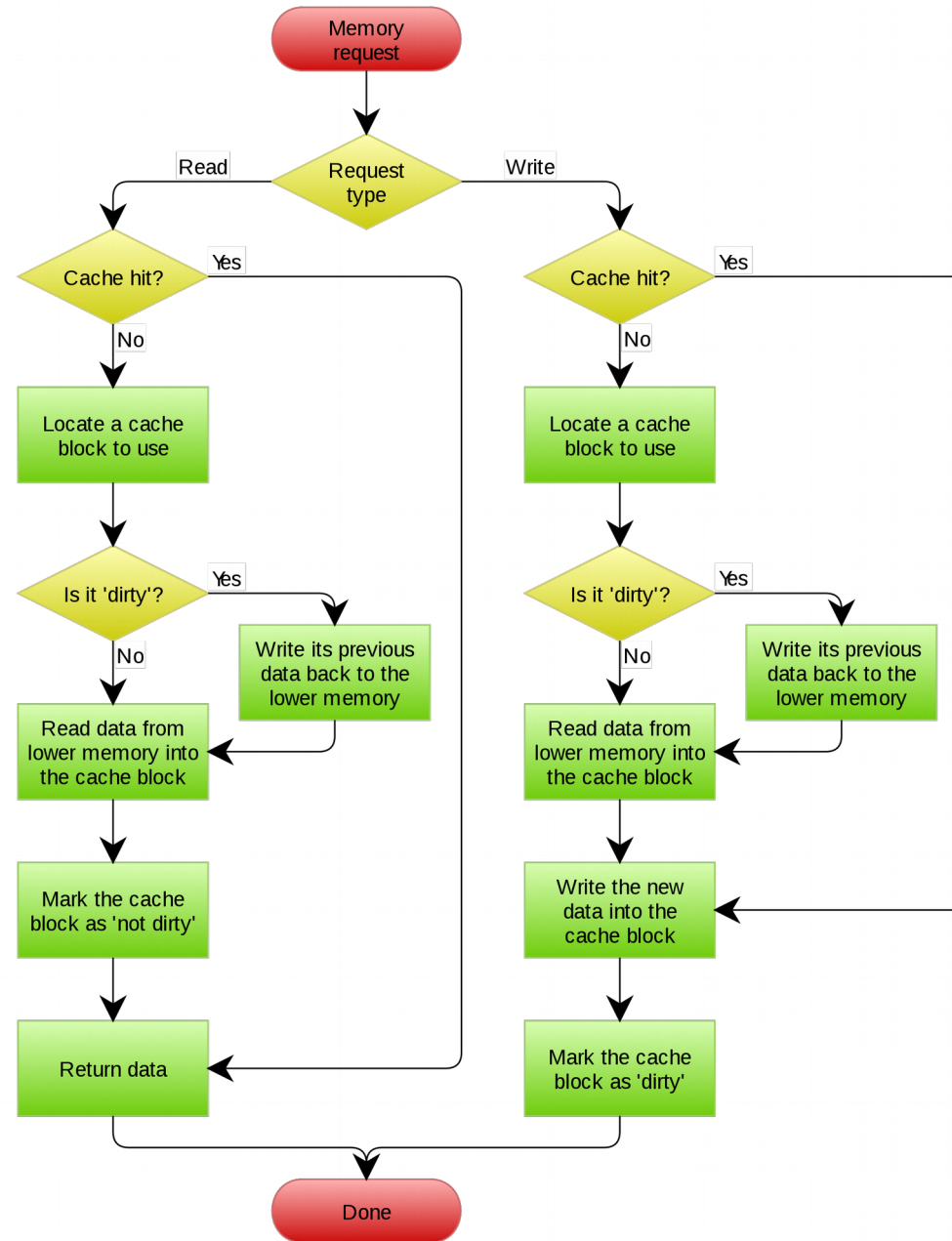


Intel Pentium architektura

Intel Pentium MMX Microarchitecture



Čitanje iz memorije



Address bus buffers

Machine cycle generation

16-bit inc/dec

Control of execution blocks

Instruction decoder

Clock and general control

Registers

Instruction register

Accumulator and ALU

Instruction decoder

Interrupt control

Data bus buffers

5806M80